

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-176186

(43)Date of publication of application : 02.07.1999

(51)Int.Cl.

G11C 19/00

G09G 3/36

G11C 19/28

(21)Application number : 09-362152

(71)Applicant : HITACHI LTD

(22)Date of filing : 11.12.1997

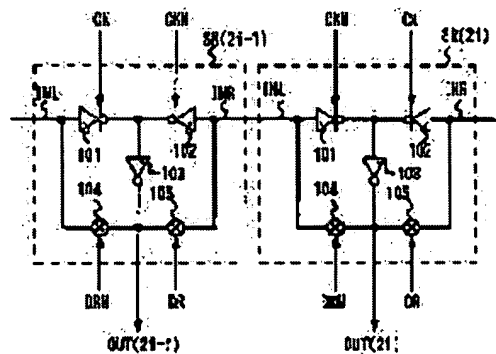
(72)Inventor : SATO HIDEO
MIKAMI YOSHIAKI
OKUBO TATSUYA

(54) BI-DIRECTIONAL SHIFT RESISTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To shorten response time until the next stage of a shift register being connected in a plurality of stages, to increase operation speed, at the same time, to increase a driving capability, and to simplify a circuit configuration.

SOLUTION: In a bi-directional shift register where a unit register for switching a scan direction is connected in a plurality of stages, the unit resistor is constituted of first and second clocked inverters 101 and 102, an inverter 103, and first and second switches 104 and 105, the output terminal of the first and second clocked inverters is alternately connected to the input terminal of the inverter, and at the same time, the output terminal of the inverter is connected to the input terminal of first and second clocked gates via the first and second switches, either of the first and second switches is set to a continuity state, the scan direction is changed, and the output of the bi-directional register is taken out of the output of the inverter.



LEGAL STATUS

[Date of request for examination]

06.02.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

BEST AVAILABLE COPY

(11) 特許出願公開番号

特開平11-176186

(43)公開日 平成11年(1999)7月2日

(51)Int.Cl. ¹	識別記号	P I	
G 1 1 C 19/00		G 1 1 C 19/00	C
G 0 9 G 3/36		G 0 9 G 3/36	
G 1 1 C 19/28		G 1 1 C 19/28	B

審査請求 未請求 請求項の数5 FD (全 7 頁)

(21)出願番号	特願平9-362152	(71)出願人	000005108 株式会社日立製作所 東京都千代田区神田駿河台四丁目6番地
(22)出願日	平成9年(1997)12月11日	(72)発明者	佐藤 秀夫 茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内
		(72)発明者	三上 佳朗 茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内
		(72)発明者	大久保 竜也 茨城県ひたちなか市稲田1410番地 株式会社日立製作所映像情報メディア事業部内
		(74)代理人	弁理士 笹岡 茂 (外1名)

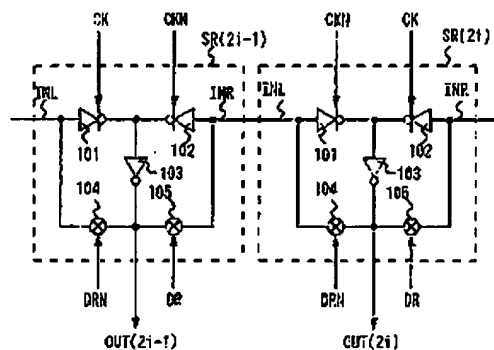
(54) 【発明の名称】 双方向シフトレジスタ

(57)【要約】

【課題】 複数段接続するシフトレジスタの次段までの応答時間を短くし、動作速度を高速にすると共に、負荷の駆動能力を高め、かつ、回路構成を簡単化することにある。

【解決手段】 走査方向を切換える単位シフトレジスタを複数段接続する双方向シフトレジスタにおいて、単位シフトレジスタを第1、第2のクロックドインバータ101、102と、インバータ103と、第1、第2のスイッチ104、105によって構成し、第1、第2のクロックドインバータの出力端とインバータの入力端を互いに接続すると共に、インバータの出力端を第1、第2のスイッチを介して第1、第2のクロックドゲートの入力端と接続し、前記第1、第2のスイッチのいずれか一方を導通状態にして、走査方向を切換え、双方向シフトレジスタの出力をインバータの出力から取り出す。

(圖 1)



(2)

特開平11-176186

1

2

【特許請求の範囲】

【請求項1】 走査方向を切換える単位シフトレジスタを複数段接続する双方向シフトレジスタにおいて、前記単位シフトレジスタを第1、第2のクロックドインバータと、インバータと、第1、第2のスイッチによって構成し、前記第1、第2のクロックドインバータの出力端と前記インバータの入力端を互いに接続すると共に、前記インバータの出力端を前記第1、第2のスイッチを介して前記第1、第2のクロックドインバータの入力端と接続し、前記第1、第2のスイッチのいずれか一方を導通状態にすることにより、走査方向を切換えることを特徴とする双方向シフトレジスタ。

【請求項2】 走査方向を切換える単位シフトレジスタを複数段接続する双方向シフトレジスタにおいて、インバータとスイッチからなる第1、第2のスイッチドインバータを形成し、前記単位シフトレジスタを前記第1、第2のスイッチドインバータと、インバータと、第1、第2のスイッチによって構成し、前記第1、第2のスイッチドインバータの出力端と前記インバータの入力端を互いに接続すると共に、前記インバータの出力端を前記第1、第2のスイッチを介して前記第1、第2のスイッチドインバータの入力端と接続し、前記第1、第2のスイッチのいずれか一方を導通状態にすることにより、走査方向を切換えることを特徴とする双方向シフトレジスタ。

【請求項3】 請求項1または請求項2において、複数段接続する前記単位シフトレジスタが偶数段となるように構成し、奇数段の第1のクロックドインバータをクロック信号により、その第2のクロックドインバータをその反転信号により制御し、偶数段の第2のクロックドインバータをクロック信号により、その第1のクロックドインバータをその反転信号により制御することを特徴とする双方向シフトレジスタ。

【請求項4】 走査方向を切換える単位シフトレジスタを複数段接続する双方向シフトレジスタにおいて、前記単位シフトレジスタを第1、第2のクロックドインバータまたは第1、第2のスイッチドインバータと、インバータと、第1、第2のスイッチによって構成し、前記単位シフトレジスタの2段を一つのシフトレジスタの単位回路として複数個(1~2n)接続すると共に、前記単位回路(1)。(2n)にスタート信号を入力するための第1、第2のスイッチを接続し、前記第1、第2のスイッチのいずれか一方を導通状態にすることにより、走査順序を切換えることを特徴とする双方向シフトレジスタ。

【請求項5】 液晶表示装置が有する、マトリクス状に配置した複数の画素を駆動する信号回路と走査回路の少なくともいずれか一方に、第1、第2のクロックドインバータまたは第1、第2のスイッチドインバータと、インバータと、第1、第2のスイッチによって構成する単

位シフトレジスタを備えることを特徴とする双方向シフトレジスタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、双方向シフトレジスタに係り、特に、回路内蔵型の液晶表示装置の駆動回路に用いる双方向シフトレジスタに関する。

【0002】

【従来の技術】回路内蔵型の液晶表示装置における駆動回路一体型のアクティブマトリクスパネル技術については、1990年出版の小林隆介著「カラー液晶ディスプレイ」(産業図書)に、また、同じく駆動回路に用いる双方向シフトレジスタについては、「特開平7-13513号公報」、「特開平7-134277号公報」に記載されている。この駆動回路一体型の液晶表示装置は、シリコン単結晶上のMOS(Metal-Oxide-Semiconductor)トランジスタや、多結晶シリコンの薄膜トランジスタ(TFT:Thin-Film Transistor)を用いて実現され、例えば、液晶プロジェクタのライトバルブに利用される。液晶プロジェクタは、光源からの光を三原色に分離する分離光学系、分離した光を画像に応じて制御する3枚のライトバルブ、制御した光を合成する合成光学系、合成した光を大投影する投射光学系から構成される。このような光学系では、ライトバルブにより形成した画像を複数のミラーを用いて合成する。このとき、各ライトバルブにおいて通過するミラーの数が異なる。このため、特定のライトバルブの画像は反転しておく必要がある。また、プロジェクタは合成した画像をスクリーンに投影して使用する。このとき、投影の方法に、スクリーンの表面から投影するフロントプロジェクションと裏面から投影するリアプロジェクションがある。この場合も、ライトバルブの画像を反転することが必要になる。この画像の反転は、液晶表示装置を構成する信号回路および走査回路に双方向シフトレジスタを用ることにより実現している。

【0003】図6に、液晶表示装置の従来例を示す。この液晶表示装置は、複数の信号線20と複数の走査線30の各交点にトランジスタ1aを含む画素回路1が配置された表示部100と、信号線の電圧を制御する信号回路200と、走査線の電圧を制御する走査回路300から構成される。表示部100のトランジスタ1aは、ゲート電極を走査線30に、ドレイン電極を信号線20に、ソースを液晶容量1cと保持容量1bに接続する。走査回路300は、双方向シフトレジスタを用いた回路により構成し、外部からの信号である走査切換え信号VDR、スタート信号VST、クロック信号VCKを入力し、走査パルスPV1、PV2…を出力する。この走査パルスは、1フレーム時間ごとに1回の周期となる。このタイミングは、走査切換え信号によって、パネルの上

(3)

特開平11-176186

3

4

側から下にまたは下側から上に向かって順にずれる。1フレーム時間としては1/60秒がよく用いられる。代表的な画素構成である640×480ドットのパネルでは、1フレーム時間に480回の走査が行われるので、走査パルスの時間幅は約35 μ sとなる。この走査回路30に用いられるシフトレジスタの動作速度は約28kHzとなる。信号回路200は、双方向シフトレジスタ210とサンプル回路220からなり、サンプル回路220はトランジスタ221、222、223…により構成する。シフトレジスタ210は、外部からの信号である走査切換え信号HDR、スタート信号HST、クロック信号HCKを入力して動作し、サンプルパルスOUT1、OUT2…を出力する。サンプル回路220は、外部からの映像信号Viと、双方向シフトレジスタ210からのサンプルパルスOUT1、OUT2…を入力して、ドレイン信号VD1、VD2…を出力する。このサンプルパルスは、走査切換え信号HDRによって、パネルの左側から右に、または、右側から左に向かって順にずれる。上記の画素構成の場合、双方向シフトレジスタ210は走査回路の走査パルスの時間幅で640のタイミングを発生する。このため、このシフトレジスタのタイミングの時間間隔は50ns以下になり、この動作速度は約20MHz以上が必要となる。

【0004】図7に、この液晶表示装置に用いる従来の双方向シフトレジスタの回路構成を示す。双方向シフトレジスタは、4つのクロックドインバータ501、502、503、504を単位シフトレジスタとして、これを多段に接続した構成である。この単位シフトレジスタの中で、クロックドインバータ501、502にはクロック信号CKとその反転信号CKNが入力され、クロックドインバータ503、504には方向切換え信号DRとその反転信号DRNが入力される。クロック信号の入力方法は奇数段と偶数段の単位シフトレジスタで異なり、奇数段のクロックドインバータ501にはクロック信号CKが、偶数段にはその反転信号CKNが、奇数段のクロックドインバータ502にはクロック信号の反転信号CKNが、偶数段にはクロック信号CKが入力される。一方、クロックドインバータ504には方向切換え信号DRが、503にはその反転信号DRNが入力される。この方向切換え信号によって、クロックドインバータ504、503のいずれか一方をインバータの状態に、他方をオープン状態にすることにより、走査方向を切換えている。すなわち、方向切換え信号DRが“H”のとき、クロックドインバータ504がインバータとして動作し、503がオープン状態になるので、単位シフトレジスタは点INLを入力、点INRを出力として動作する。一方、方向切換え信号DRが“L”のときは、クロックドインバータ503がインバータとして動作し、504がオープン状態になるので、単位シフトレジスタは点INLを出力、点INRを入力として動作す

る。

【0005】

【発明が解決しようとする課題】前述のような駆動回路一体型の液晶表示装置では、画像の反転を行うために、双方向シフトレジスタが用いられる。信号側に用いる双方向シフトレジスタは、特に高速に動作することが要求されると共に、サンプル回路のトランジスタを駆動するための高い負荷駆動力が要求される。さらに、液晶表示装置の画素数は縦横ともに偶数の場合が多い。このため、双方向シフトレジスタは偶数の出力端子の場合に走査方向に対して対称になる構成にする必要がある。これらの要求に対して、従来の双方向シフトレジスタでは、次段のシフトレジスタおよび出力端子をクロックドインバータにより駆動している。このクロックドインバータは、P型またはN型トランジスタを2個直列にした構成であるので、出力インピーダンスを低くできない。このため、次段までの応答時間が長くなり、動作速度を高速にすること、および、負荷の駆動能力を高めることが困難であった。さらに、図7に示すように、偶数の出力端子を取り出すためには、奇数段の単位シフトレジスタが必要である。この場合、両サイドのクロックドインバータ501、502に入るクロックについて、左側のクロックドインバータ501はクロック信号CKであるに対し、右側のクロックドインバータ502は反転信号CKNとなり、非対称な構成になり、回路構成が複雑になることが問題であった。

【0006】本発明の課題は、複数段接続するシフトレジスタの次段までの応答時間を短くし、動作速度を高速にすると共に、負荷の駆動能力を高め、かつ、回路構成を簡単化するに好適な双方向シフトレジスタを提供することにある。

【0007】

【課題を解決するための手段】上記課題は、走査方向を切換える単位シフトレジスタを複数段接続する双方向シフトレジスタにおいて、前記単位シフトレジスタを第1、第2のクロックドインバータまたは第1、第2のスイッチドインバータと、インバータと、第1、第2のスイッチによって構成し、前記第1、第2のクロックドインバータまたは第1、第2のスイッチドインバータの出力端と前記インバータの入力端を互いに接続すると共に、前記インバータの出力端を前記第1、第2のスイッチを介して前記第1、第2のクロックドインバータまたは第1、第2のスイッチドインバータの入力端と接続し、前記第1、第2のスイッチのいずれか一方を導通状態にして、走査方向を切換え、双方向シフトレジスタの出力を前記インバータの出力から取り出すことによって、解決される。ここで、複数段接続する前記単位シフトレジスタが偶数段となるように構成し、奇数段の第1のクロックドインバータをクロック信号により、その第2のクロックドインバータをその反転信号により制御

(4)

特開平11-176186

5

5

し、偶数段の第2のクロックドインバータをクロック信号により、その第1のクロックドインバータをその反転信号により制御する。また、前記単位シフトレジスタを第1、第2のクロックドインバータまたは第1、第2のスイッチドインバータと、インバータと、第1、第2のスイッチによって構成し、前記単位シフトレジスタの2段を一つのシフトレジスタの単位回路として複数個(1〜2n)接続すると共に、前記単位回路(1)、(2n)にスタート信号を入力するための第一、第二のスイッチを接続し、前記第一、第二のスイッチのいずれか一方を導通状態にして、走査順序を切換えることによ

て、解決される。

【0008】

【発明の実施の形態】以下、本発明の実施形態を図面を参照しながら説明する。図1は、本発明の一実施形態による双方向シフトレジスタの単位回路を示す。図1において、 $2i-1$ と $2i$ (i は整数)はその段目の単位シフトレジスタSR($2i-1$)とSR($2i$)について示す。単位シフトレジスタは、クロックドインバータ101、102、スイッチ104、105とインバータ103から構成する。クロックドインバータ101、102は、クロック信号CKと反転信号CKNで制御され、その接続は奇数段と偶数段で異なる。すなわち、奇数段ではクロックドインバータ101がクロック信号CKで、102がその反転信号CKNで制御され、偶数段では101がCKNで、102がCKで制御される。スイッチ105は、走査切換え信号DRで、104はその反転信号DRNで制御される。この接続によって、走査切換え信号DRが“H”の場合、スイッチ105がオン、104がオフ状態になり、インバータ103の出力はクロックドインバータ102に入力される。一方、走査切換え信号DRが“L”の場合、スイッチ104がオン、105がオフ状態になり、インバータ103の出力はクロックドインバータ101に入力される。この結果、双方向シフトレジスタは、走査切換え信号DRが“H”の場合、端子INLが入力、端子INRが出力となり、走査切換え信号DRが“L”の場合、端子INRが入力、端子INLが出力となる。以上のように、本実施形態では、双方向シフトレジスタの出力と次段の駆動をインバータ103から取り出している。ここで、インバータは、クロックドインバータに比し、次段の駆動能力が高く、また、応答時間も速い。このため、本実施形態は、双方向シフトレジスタの出力と次段の駆動をクロックドインバータから取り出していた従来方式に比べ、負荷の駆動能力を高めることができると共に、次段への応答時間を速めることができる。また、図1に示すように、本実施形態では、偶数段の出力を得るため、偶数段の単位シフトレジスタを用いる。この場合、両サイドのクロックドインバータ101、102に入るクロックは、共にクロック信号CKであり、左右対称の構成となる。この

結果、走査方向を切換える場合でも、クロック信号とシフトレジスタの入力信号の関係を等しくすることができるので、簡単な回路構成で双方向シフトレジスタを表現することができる。

【0009】図2に、本発明の双方向シフトレジスタの全体構成のブロック図を示す。本シフトレジスタは、2n段のシフトレジスタの単位回路SR(1)〜SR(2n)、クロック信号CKと走査切換え信号DRを反転するためのインバータ201、202と、スタート信号STを切換えるためのスイッチ211、212から構成する。インバータ201は外部からのクロック信号CKを入力してその反転信号CKNを出力し、インバータ202は外部からの走査切換え信号DRを入力してその反転信号DRNを出力する。これらの各信号は各単位回路SR(1)〜SR(2n)に供給される。スイッチ211は、走査切換え信号DRが“H”のときに、外部からのスタート信号STを単位回路SR(1)に入力する。また、スイッチ212は、走査切換え信号DRが“L”のときに、外部からのスタート信号STを単位回路SR(2n)に入力する。

【0010】以上のように構成した双方向シフトレジスタの動作を図3を用いて説明する。(a)が走査切換え信号DRが“H”で順走査の場合であり、(b)がDRが“L”で逆走査の場合である。いずれの場合も、信号CKNはインバータ201により外部からのクロック信号CKを反転する。外部からのスタート信号STは、クロック信号CKの立ち上がりで“H”になり、次の立ち上がりで“L”になるタイミングで供給される。(a)の順走査の場合、スタート信号STはシフトレジスタの単位回路SR(1)に入力される。この結果、各単位回路の出力は、図示のように、OUT(1)から順に位相がクロック信号の1/2周期ずつずれて出力される。また、(b)の逆走査の場合、スタート信号STはシフトレジスタの単位回路SR(2n)に入力される。この結果、各単位回路の出力は、図示のように、OUT(2n)から順に位相がクロック信号の1/2周期ずつずれて出力される。

【0011】図4は、本実施形態における双方向シフトレジスタの単位回路の詳細を示す。図1と等しい箇所は同一の符号で表す。図4において、クロックドインバータ101、102は、N型トランジスタ313、314とP型トランジスタ311、312から、また、インバータ103はP型トランジスタ331、N型トランジスタ332から、また、スイッチ104、105はP型トランジスタ341、N型トランジスタ342からそれぞれ構成する。

【0012】次に、この単位回路の動作を説明する。スイッチ104、105は走査切換え信号DRとその反転信号DRNによって制御される。図面左から右方向に走査するとき、走査切換え信号DRは“H”に、その反転

(5)

特開平11-176186

7

8

信号は“L”に設定する。この信号により、スイッチ104はオフに、スイッチ105はオン状態になる。クロックドインバータ101、102はクロック信号CKとその反転信号CKNによって制御される。クロック信号CKが“L”、その反転信号CKNが“H”のとき、クロックドインバータ101のP型トランジスタ311とN型トランジスタ314は共にオンに、クロックドインバータ102のP型トランジスタ311とN型トランジスタ314は共にオフ状態になる。この結果、クロックドインバータ101はインバータとして動作し、クロックドインバータ102の入力と出力の関係はオープン状態になる。このとき、図面左の信号INLは、インバータとして動作するクロックドインバータ101、インバータ103、スイッチ105を介して図面右の信号INRに伝送される。この経路には、2段にインバータが含まれるので、信号INRは信号INLと同じ信号となる。次に、クロック信号CKが“H”、その反転信号CKNが“L”のとき、クロックドインバータ101のP型トランジスタ311とN型トランジスタ314は共にオフに、クロックドインバータ102のP型トランジスタ311とN型トランジスタ314は共にオン状態になる。この結果、クロックドインバータ101の入出力はオープン状態となり、クロックドインバータ102はインバータとして動作する。このとき、図面右の信号INRはインバータとして動作するクロックドインバータ102、インバータ103、スイッチ105を介して帰還される。このループの中にインバータが2段含まれるので、信号INRは安定状態となり、保持される。また、図面左の信号INRはクロックドインバータ101により遮断される。以上のように、図4に示す双方向シフトレジスタは、図面左の信号INLを信号INRに伝送する状態と、その伝送した信号を保持する状態とを繰り返すことにより、図面左の信号INLを図面右の方向に転送する。このように、本実施形態では、単位回路を14個のトランジスタから実現するに比し、従来例では単位回路を4個のクロックドインバータにより実現しているので、使用するトランジスタは16個である。このようにみると、本実施形態の双方向シフトレジスタは、少ないトランジスタ数で実現することができる効果がある。

【0013】図5は、本発明の他の実施形態による双方向シフトレジスタの回路構成を示す。図1の実施形態と異なる点は、クロックドインバータ101の代わりにインバータ111とスイッチ113により構成するスイ

チドインバータ121、クロックドインバータ102の代わりにインバータ112とスイッチ114により構成するスイッチドインバータ122を用いた点である。このスイッチドインバータ121、122は、制御信号であるクロック信号CKとその反転信号CKNによって、インバータ動作と、オープン状態をとる。これは、図1に示したクロックドインバータと同じ動作である。このため、本実施形態においては、図1に示す実施形態と同じ効果が得られる。

【0014】

【発明の効果】以上説明したように、本発明によれば、双方向シフトレジスタの出力と次段の駆動をインバータの出力から取り出しているため、負荷の駆動能力高めることができると共に、次段への応答時間を速めることができる。また、偶数段の出力を得るのに偶数段の単位シフトレジスタを用い、左右対称の構成となるので、簡単な回路構成で双方向シフトレジスタを実現することができる。さらに、本発明の双方向シフトレジスタを用いることにより、高精細かつ高画質の画像を得る回路一体型の液晶表示装置を得ることができる。

【図面の簡単な説明】

【図1】本発明の一実施形態による双方向シフトレジスタの単位回路

【図2】本発明の双方向シフトレジスタの全体構成を示すブロック図

【図3】本発明の双方向シフトレジスタの動作を示すタイミング図

【図4】本発明の双方向シフトレジスタの単位回路の詳細図

【図5】本発明の他の実施形態を示す双方向シフトレジスタの単位回路

【図6】双方向シフトレジスタを適用した液晶表示装置を示すブロック図

【図7】従来例として示す双方向シフトレジスタの回路構成図

【符号の説明】

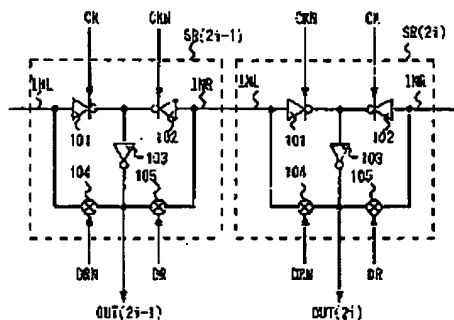
1…画素回路、101、102…クロックドインバータ、103…インバータ、104、105…スイッチ、121、122…スイッチドインバータ、200…信号回路、210…双方向シフトレジスタ、220…サンプル回路、300…定数回路、SR(n)…シフトレジスタの単位回路

(6)

特開平11-176186

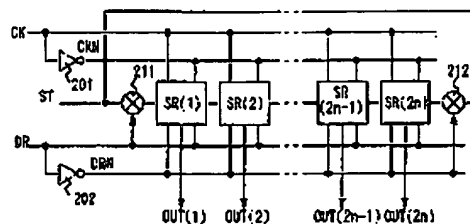
【図1】

(図1)



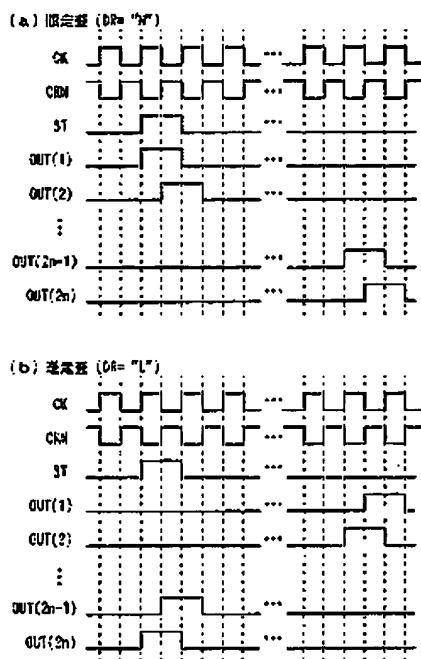
【図2】

(図2)



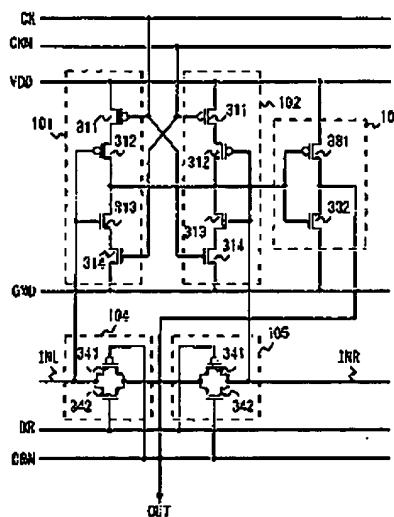
【図3】

(図3)



【図4】

(図4)

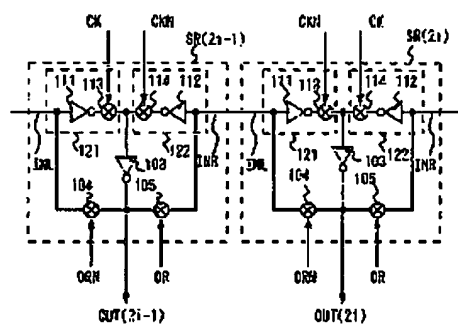


(7)

特開平11-176186

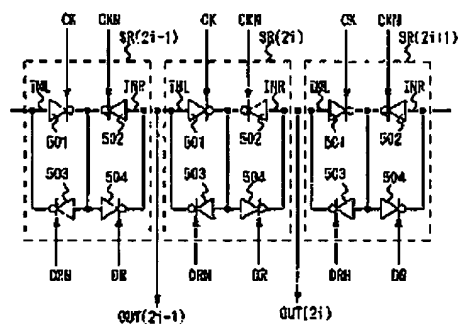
【図5】

(図5)



【図7】

(図7)



【図6】

(図6)

